

⑪ 公開特許公報 (A)

平1-140749

⑫ Int.Cl.⁴H 01 L 23/34
23/46

識別記号

府内整理番号

A-6835-5F
C-6835-5F
Z-6835-5F

⑬ 公開 平成1年(1989)6月1日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体装置

⑮ 特願 昭62-297584

⑯ 出願 昭62(1987)11月27日

⑰ 発明者 庄 司 隆 東京都小平市上水本町1448番地 日立超エル・エス・アイ
エンジニアリング株式会社内

⑲ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 出願人 日立超エル・エス・アイ
エンジニアリング株式会社 東京都小平市上水本町1448番地

㉑ 代理人 弁理士 小川 勝男 外1名

明細書

〔從来の技術〕

1. 発明の名称

半導体装置

2. 特許請求の範囲

1. 実装基板に半導体チップを直接接合し、該半導体チップに直接冷却用流体を当てて該半導体チップを冷却させる方式の半導体装置において、当該半導体チップの側面にスポイラーを付設して成ることを特徴とする半導体装置。

2. 半導体装置が、実装基板上に半導体チップを突起電極により直接接合し、当該半導体チップの当該接合側に対する反対側面を露出させて、当該半導体チップの側面上端部から実装基板表面にかけてスポイラーを形成して成ることを特徴とする、特許請求の範囲第1項記載の半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体装置に関し、特に、その熱放散技術に関する。

半導体装置にあっては、半導体チップを外的環境から保護するために一旦パッケージングした後にその外部接続端子を用いて基板に接続（実装）するという方式が一般に採用されているが、これでは工程数が多くなってしまうので、工程の簡略化を目的として裸の半導体チップを基板上に直接実装するという方式が将来増ええてくることが予測される。

また、從来の冷却フィンを取り付けて冷却するという方式では、半導体チップの大型化、消費電力の増加などの難点から見て、半導体チップを冷却するには充分ではなく、半導体チップ（以下単にチップという）を直接強制空冷により冷却するという方式が将来増え盛んになると予測され、さらには、空冷に代えて水や冷媒などの流体による液冷に移行していくことも予測される。

こうしたチップを直接冷却する場合、例えば、基板上に複数チップをいわゆる CCB (コントロールド・コラップス・リフローボンディング) 方

式により接続し、当該チップを直接冷却する場合、チップの横面で冷却のために流した風や冷媒がつき当たり、チップに対する冷却効果が落ち、チップが横方向からの応力を受け、チップと基板との接合部に応力がかかり、損傷するということが起る。

なお、当該チップを直接冷却する技術について述べた特許の例としては、特願昭52-44468号が挙げられる。

〔発明が解決しようとする問題点〕

本発明はチップに対する冷却効果を高め、チップを直接冷却してもチップと基板との接合部にできるだけ損傷を与えないようにすることができる技術を提供することを目的とする。

本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

〔問題点を解決するための手段〕

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

ルの斜視図で、また、第5図は同モジュールの要部断面図である。

第4図に示すように、当該マルチチップモジュール1は、配線基板2上に、複数のチップ3が、第5図にも示すように、突起電極4により接合されている。

なお、第4図にて、5は接続配線、6は接続用端子である。

従来のこのような方形の垂直の横断面をもつチップ3の場合には、第5図に示すように、チップ3の直接冷却のために流した冷却用流体7は、チップ3の側面につき当たり、そのスムーズな流れが妨げられ、冷却効率が低下する。

これに対し、本発明では、第1図および第2図に示すように、チップ3の側面に湾曲面を有するスポイラー8を付設する。

なお、第1図にて、9は配線基板2内の内部配線を示す。

このように、スポイラー8をチップ3の側面に付設することにより、冷却用流体7は、第1図に

本発明では、チップの側面にレジンなどでスポイラーを付設して、その全体形状を流線形にしたことを特徴とする。

〔作用〕

上記のようにスポイラーを付設することにより、チップの側面が垂直断面とならず傾むため、冷却のために流した冷却用流体が従来のごとくチップ側面で停滞することなくスムーズに流れ、チップの冷却効果を大幅に向上させることができ、チップの側面にかかる横方向からの応力を最小限に低減することができるので、チップと基板との接合部が受ける応力を抑えることができる、それにより、当該接合部の受けるダメージを低減でき、信頼性を大幅に向上させることができる。

〔実施例〕

次に、本発明の実施例を図面に基づいて説明する。

第1図は本発明の実施例を示す要部断面図で、第2図は同平面図である。

一方、第4図は従来例のマルチチップモジュー

示すように、その流れ方向への進行を妨げられることなくスムーズに流れれる。

これにより、チップ3の冷却効率が高められた、チップ3と配線基板2とを接合している突起電極4にかかる応力が低減され、その破断寿命を長くし、マルチチップモジュール1の信頼性を高めることができた。

上記配線基板2には、例えばプリント配線基板が使用される。

チップ3は、例えばシリコン単結晶基板から成り、周知の技術によってこのチップ内には多数の回路素子が形成され、1つの回路機能が与えられている。回路素子の具体例は、例えばMOSトランジスタから成り、これらの回路素子によって、例えば論理回路およびメモリの回路機能が形成されている。

スポイラー8は、例えばレジンにより構成される。

突起電極4は、例えば半球状の半田ボールにより構成される。

冷却用流体7としては、風や水や液体窒素ガスやフレオンなどの冷媒が使用される。

当該冷却用流体7は循環させて使用することができる。

次に、本発明の他の実施例を第3図に基づいて説明する。

この実施例は、図示のように、チップ3の配線基板2との接合側に対する反対面を露出させて、レジンを配線基板2上にコーティングし、チップ3の上記露出させた反対面の端縁から配線基板2の表面にかけて緩やかな傾斜をもたせてスポイラー8を形成してなる例を示す。

配線基板2上に複数のチップ3を搭載してなる第4図に示すようなマルチチップモジュールでは、各チップ3が例えば20W程度の消費電力をもち、多数のチップ3の搭載ではかなりの消費電力をもつことになり、水などの液体を当該チップ3に当てるとき、当該液体がその沸点を越え、チップ3の表面に泡を生じる。

当該実施例により、チップ3の側面の切り立つ

た垂直断面は、スポイラー8により被覆されているので、冷却用流体はスポイラー8の下部からチップ3の表面に向って上昇し、チップ3の表面上記泡を除去していく。また、チップ3と配線基板2との接合部にも、冷却のために流した流体がチップ3に及ぼす横応力を抑止するので、当該接合部へかかる応力を低減できる。

以上本発明者によってなされた発明を実施例にもとづき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

[発明の効果]

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

本発明によれば、チップや突起電極に与えるダメージを低減でき、また、冷却用流体の流れを良好にできるため冷却効果を向上させることができ、信頼性を向上させることに成功した。

4. 図面の簡単な説明

第1図は本発明の実施例を示す要部断面図、

第2図は平面図、

第3図は本発明の他の実施例を示す要部断面図、

第4図は従来例を示す半導体装置の斜視図、

第5図は同要部断面図である。

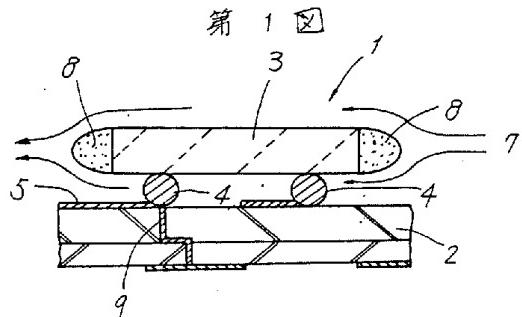
1…マルチチップモジュール、2…配線基板、

3…チップ、4…突起電極、5…接続配線、6…

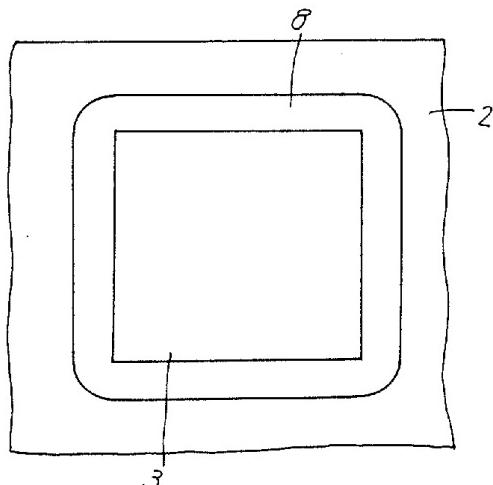
接続用端子、7…冷却用流体、8…スポイラー、

9…内部配線。

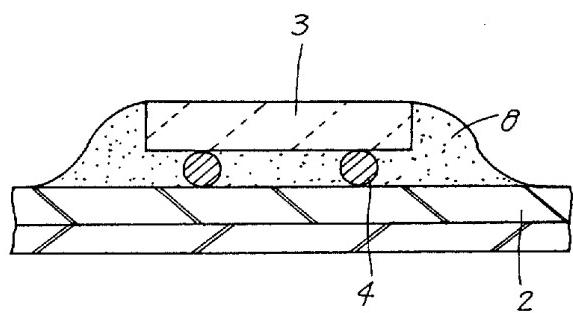
代理人 弁理士 小川勝男



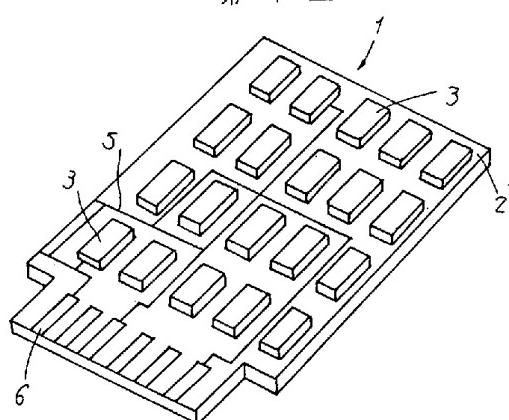
第2図



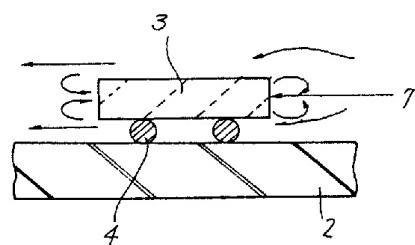
第3図



第4図



第5図



PAT-NO: JP401140749A
DOCUMENT-IDENTIFIER: JP 01140749 A
TITLE: SEMICONDUCTOR DEVICE
PUBN-DATE: June 1, 1989

INVENTOR-INFORMATION:

NAME	COUNTRY
SHOJI, TAKASHI	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A
HITACHI VLSI ENG CORP	N/A

APPL-NO: JP62297584

APPL-DATE: November 27, 1987

INT-CL (IPC): H01L023/34 , H01L023/46

US-CL-CURRENT: 257/722

ABSTRACT:

PURPOSE: To reduce damage to be given to a chip and a protruding electrode and to enhance reliability by a method wherein a spoiler is attached to the side of the chip by using a resin or the like and its overall shape is streamlined.

CONSTITUTION: When spoilers 8 are installed, a cross section of a chip 3 at sides does not become vertical; a cooling liquid 7 which flows for cooling use does not stay at the sides of the chip and flows smoothly; it is possible to enhance a cooling effect on the chip 3 sharply. In addition, because a stress to be exerted on the sides of the chip 3 from a transverse

direction can be reduced to a minimum, it is possible to suppress a stress which is exerted on junction parts 4 between the chip 3 and a substrate 2; by this setup, it is possible to reduce damage to be given to the junction parts 4, i.e. protruding electrodes 4; it is possible to enhance reliability sharply.

COPYRIGHT: (C)1989,JPO&Japio